

## KOREAN PATENT ABSTRACTS

(11)Publication number: **1020020054608 A**(43)Date of publication of application: **08.07.2002**(21)Application number: **1020000083762**(71)Applicant: **LG.PHILIPS LCD CO., LTD.**(22)Date of filing: **28.12.2000**(72)Inventor: **KO, BYEONG SU**(51)Int. Cl **G02F 1/136**(54) **METHOD OF FORMING BLACK MATRIX OF LIQUID CRYSTAL DISPLAY**

## (57) Abstract:

PURPOSE: A method of forming a black matrix of a liquid crystal display is provided to directly form a black matrix on a lower substrate and simultaneously electrically connect the black matrix with a signal line to produce a liquid crystal display with high aperture ratio and high picture quality. CONSTITUTION: A gate line and a data line(115), intersecting each other to define a pixel region, are formed on a substrate(100). A thin film transistor consists of a gate electrode connected to the gate line, source and drain electrodes connected to the data line, and an active layer. The first passivation layer(132) covers the thin film transistor and the data line. An opaque low-resistance insulating layer(134) is formed on the portion of the first passivation layer, which is placed on the data line and the thin film transistor. The low-resistance insulating layer is formed of a color resin, an organic black matrix or an acrylic resin. The second passivation layer(136) is formed on the low-resistance insulating layer and the first passivation layer. A contact hole(127) is formed in a predetermined portion of the first and second passivation layers. A pixel electrode(117) is connected to the drain electrode through the contact hole.

copyright KIPO 2003

## Legal Status

Date of request for an examination (20050914)

Notification date of refusal decision (00000000)

Final disposal of an application (rejection)

Date of final disposal of an application (20070523)

Patent registration number ( )

Date of registration (00000000)

Number of opposition against the grant of a patent ( )

Date of opposition against the grant of a patent (00000000)

Number of trial against decision to refuse ( )

Date of requesting trial against decision to refuse ( )

# (19) 대한민국특허청(KR) (12) 공개특허공보(A)

(51) Int. Cl.<sup>7</sup>  
G02F 1/136

(11) 공개번호 특2002-0054608  
(43) 공개일자 2002년07월08일

(21) 출원번호 10-2000-0083762  
(22) 출원일자 2000년12월28일  
(71) 출원인 엘지.필립스 엘시디 주식회사  
서울 영등포구 여의도동 20번지  
(72) 발명자 고병수  
경기도의왕시오전동성원아파트103-2203  
(74) 대리인 정원기

심사청구 : 없음

(54) 액정표시장치의 블랙매트릭스 형성방법

## 요약

본 발명은 액정표시장치에 관한 것으로, 더 상세하게는 액정의 비정상적인 동작에 의해 빛샘 현상이 발생하는 부분을 차폐하는 블랙매트릭스 형성방법에 관한 것이다.

컬러필터기판과 어레이기판을 합착하여 액정패널을 형성하는 구조에서, 종래에는 하부기판의 빛샘영역을 차단하기 위한 블랙매트릭스를 상기 컬러필터 기판에 구성하였다.

이때, 상기 블랙매트릭스는 두 기판의 합착오차를 고려한 합착마진을 더하여 형성하게된다. 이러한 구조는 상기 합착마진 만큼 액정패널의 개구율을 떨어뜨리는 문제가 있다.

전술한 바와 같은 문제를 해결하기 위한 본 발명은, 상기 블랙매트릭스를 하부기판에 직접 구성하는 동시에, 상기 블랙매트릭스를 신호배선과 전기적으로 접촉하는 구조를 제안하여, 높은 개구율과 함께 고화질 구현이 가능한 액정패널을 제작하는 것을 그 목적으로 한다.

## 대표도

도4c

## 명세서

### 도면의 간단한 설명

도 1은 종래의 컬러 액정표시장치를 도시한 도면이고,

도 2는 본 발명의 제 1 실시예에 따른 액정표시장치용 어레이기판의 일부를 개략적으로 도시한 평면도이고,

도 3a 내지 도 3c는 도 2의 III-III'를 따라 절단하여, 공정순서에 따라 도시한 본 발명의 제 1 실시예에 따른 공정 단면도이고,

도 4a 내지 도 4c는 도 2의 III-III'를 따라 절단하여, 공정순서에 따라 도시한 본 발명의 제 2 실시예에 따른 공정 단면도이다.

### <도면의 주요부분에 대한 부호의 간단한 설명>

100 : 기판                      115 : 데이터배선  
117 : 화소전극                127 : 드레인 콘택홀  
132 : 제 1 보호층            134 : 저저항 절연막  
136 : 제 2 보호층

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치(Liquid crystal display device)에 관한 것으로, 더 상세하게는 액정표시장치에 구성하는 블랙매트릭스(black matrix)형성방법에 관한 것이다.

도 1은 일반적인 액정 패널을 개략적으로 도시한 도면이다.

도시한 바와 같이, 액정표시장치는 블랙매트릭스(6)와 서브컬러필터(적, 녹, 청)(8)를 포함한 컬러필터(7)와 컬러필터 상에 투명한 공통전극(18)이 형성된 상부기판(5)과, 화소영역(P)과 화소영역 상에 형성된 화소전극(17)과 스위칭소자(T)를 포함한 어레이배선이 형성된 하부기판(22)으로 구성되며, 상기 상부기판(5)과 하부기판(22) 사이에는 액정(14)이 충전되어있다.

상기 하부기판(22)은 어레이기판이라고도 하며, 스위칭 소자인 박막트랜지스터(T)가 매트릭스형태(matrix type)로 위치하고, 이러한 다수의 박막트랜지스터를 교차하여 지나가는 게이트배선(13)과 데이터배선(15)이 형성된다.

상기 화소영역(P)은 상기 게이트배선(13)과 데이터배선(15)이 교차하여 정의되는 영역이다. 상기 화소영역(P)상에 형성되는 화소전극(17)은 인듐-틴-옥사이드(indium-tin-oxide : ITO)와 같이 빛의 투과율이 비교적 뛰어난 투명도전성 금속을 사용한다.

상기 블랙매트릭스(6)는 불투명하고 저 반사를 특성을 가진 금속을 증착하고 패터하여 형성하거나, 감광성 불투명 수지를 도포한 후 패터하여 형성한다.

상기 액정패널의 동작을 설명하면, 상기 상부기판(5)에 형성된 공통전극(18)과, 상기 하부기판(22)에 형성된 화소전극(17)사이에 전압을 인가하여, 상기 두 기판 사이에 충전되는 액정(14)의 배열상태에 따른 빛의 투과량을 달리 함으로써 화상을 표시하는 것이다.

이때, 하부 어레이기판(22)의 영역 중 신호배선(15)과 화소전극(17)의 사이는 서로 전기적인 영향을 미치지 않는 범위 내로 소정간격 이격하여 구성한다.

상기 화소전극(17)과 신호배선(15)사이의 이격된 영역에 위치하는 액정은 상기 화소전극 상에 위치하는 액정과 다른 동작을 하게 된다.

따라서, 액정구동이 시작되면 상기 이격된 영역에서 빛샘 현상이 발생하게된다. 이러한 빛샘 현상을 의부로 보이지 않도록 차단하는 역할을 하는 것이 상기 블랙매트릭스(6)이다.

블랙매트릭스(6)는 상부기판에 구성하기 때문에, 두 기판의 합착오차를 고려하여 합착마진을 두고 형성하는 것이 일반적이다.

#### 발명이 이루고자하는 기술적 과제

그러나, 전술한 블랙매트릭스의 구성은 합착마진 만큼 액정패널의 개구율을 저하하는 문제가 있다.

따라서, 이와 같은 문제를 해결하기 위한 본 발명은, 상기 블랙매트릭스를 하부기판에 구성하는 방법을 제안하여, 개구율이 개선된 액정패널을 제작하는 것을 그 목적으로 한다.

### 발명의 구성 및 작용

전술한 목적을 달성하기 위한 본 발명에 따른 액정표시장치용 어레이기판은 기판과; 상기 기판 상에 절연막을 개재하고, 수직으로 교차하여 화소영역을 정의하는 게이트배선 및 데이터배선과; 상기 게이트배선과 연결되는 게이트전극과, 상기 데이터배선과 연결되는 소스전극 및 드레인 전극과, 액티브층으로 구성된 박막트랜지스터와; 상기 박막트랜지스터와 데이터배선을 덮는 제 1 보호층과; 상기 데이터배선과 박막트랜지스터의 제 1 보호층 상부에 구성된 불투명 저저항 절연막과; 상기 저저항 절연막과, 제 1 보호층 상부에 구성된 제 2 보호층과; 상기 제 1 보호층과 제 2 보호층이 식각된 콘택홀과; 상기 콘택홀을 통해 상기 드레인 전극과 접촉하는 화소전극을 포함한다.

상기 저저항 절연막은 컬러수지와 블랙수지와 아크릴계 수지와 사이클로 올레핀계 수지로 구성된 불투명 저저항 절연물질그룹 중 선택된 하나로 구성한다.

상기 제 1 보호층과 제 2 보호층은 무기절연물질 또는 유기절연물질로 구성한다.

상기 저저항 절연막은 상기 소스 및 드레인 전극과 데이터배선과 접촉하여 구성한다.

본 발명의 특징에 따른 액정표시장치용 어레이기판은 기판을 준비하는 단계와; 상기 기판 상에 절연막을 개재하고, 수직으로 교차하여 화소영역을 정의하는 게이트배선 및 데이터배선을 형성하는 단계와; 상기 게이트배선과 연결되는 게이트전극과, 상기 데이터배선과 연결되는 소스전극 및 드레인 전극과, 액티브층으로 구성된 박막트랜지스터를 형성하는 단계와; 상기 박막트랜지스터와 데이터배선을 덮는 제 1 보호층을 형성하는 단계와; 상기 데이터배선과 박막트랜지스터의 제 1 보호층 상부에 불투명 저저항 절연막을 형성하는 단계와; 상기 저저항 절연막과, 제 1 보호층 상부에 제 2 보호층을 형성하는 단계와; 상기

제 1 보호층과 제 2 보호층의 일부를 식각하여 콘택홀을 형성하는 단계와; 상기 콘택홀을 통해 상기 드레인 전극과 접촉하는 화소전극을 형성하는 단계를 포함한다.

이하, 첨부한 도면을 참조하여 본 발명에 따른 바람직한 실시예를 설명하도록 한다.

#### - 제 1 실시예 -

본 발명의 제 1 실시예는 전술한 바와 같이 하부기판에 블랙매트릭스를 형성하는 방법과, 상기 블랙매트릭스를 포함한 어레이기판 구조와, 제조방법에 관해 상세히 설명한다.

도 2와 도 3은 본 발명의 제 1 실시예에 따른 액정표시장치용 어레이기판의 일부 화소를 도시한 평면도와, 이를 III-III'을 따라 절단한 단면도이다.

도시한 바와 같이, 기판(100)에 게이트배선(113)과 데이터배선(115)이 각각 매트릭스형태(matrix)로 교차하여 형성하고, 상기 게이트배선(113)과 데이터배선(115)의 교차지점에는 박막트랜지스터(T)를 형성한다. 상기 박막트랜지스터(T)는 게이트전극(125), 액티브층(119), 소스전극(121), 드레인 전극(123)으로 구성한다.

상기 게이트배선(113)과 데이터배선(115)이 교차되어 정의되는 면적의 전면에는 화소전극(117)을 형성하고, 화소전극(117)은 콘택홀(127)을 통해 상기 드레인 전극(123)과 접촉하도록 한다.

이와 같은 구성에서, 저저항 불투명 절연막을 이용하여, 상기 게이트배선(113)과 데이터배선(115)과 박막트랜지스터(T)의 상부에, 상기 각 배선(113, 115)과 화소전극(117) 사이의 영역(K)까지 연장하여 블랙매트릭스(126)를 형성한다.

따라서, 빛샘 현상이 발생하는 영역인 각 배선(113, 115)과 화소전극(117)사이의 영역을 상기 블랙매트릭스(126)로 이미 차단하는 구조이기 때문에, 통상 합착 마진을 포함하여 패터닝되는 블랙매트릭스를 형성한 종래의 액정표시장치에 비해 개구율을 더욱 확보할 수 있다.

이하, 도 3a 내지 도 3c를 참조하여 전술한 바와 같은 어레이기판의 제작공정을 설명한다.

도 3a 내지 도 3c는 도 2의 III-III'를 따라 절단하여 공정순서에 따라 도시한 공정 단면도이다.

먼저, 도 3a에 도시한 바와 같이, 기판(100)상에 제 1 금속층을 형성하고 패터닝하여, 게이트배선(도 2의 113)과 게이트전극(125)을 형성한다. 이때, 상기 제 1 금속층은 알루미늄(Al), 알루미늄합금, 구리(Cu), 텅스텐(W), 몰리브덴(Mo), 크롬(Cr)으로 구성된 도전성 금속 그룹 중 하나를 선택하여 형성한다.

다음으로, 상기 게이트전극(125)이 구성된 기판(100)의 전면에 질화 실리콘( $\text{SiN}_x$ ) 또는 산화 실리콘( $\text{SiO}_2$ )을 증착하여 게이트 절연막(130)을 형성한다.

다음으로, 상기 게이트 전극(125)상부의 게이트 절연막(130)상에 순수 비정질 실리콘(a-Si:H)으로 형성한 액티브층(119)과 불순물 비정질 실리콘(n+ a-Si:H)으로 형성한 오믹콘택층(120)을 형성한다.

다음으로, 도 3b에 도시한 바와 같이, 상기 오믹콘택층(120)이 형성된 기판(100)의 전면에서 제 2 금속층을 형성하고 패터닝하여, 상기 게이트배선(113)과 교차하는 데이터배선(115)을 형성하고, 상기 데이터배선(115)에서 연장된 소스전극(121)과, 이와는 소정간격 이격된 드레인전극(123)을 형성한다.

다음으로, 상기 소스 및 드레인 전극(121, 123)이 형성된 기판(100)의 전면에서 전술한 무기절연 물질 중 선택된 하나를 증착하여 제 1 보호층(132)을 형성한다.

상기 제 1 보호층(132)은 하부의 액티브층(119)과 이후 공정에서 형성될 저저항 절연막이 접촉하는 것을 방지하는 역할을 한다.

만약, 상기 액티브층(119)상에 제 1 보호층(132)이 존재하지 않는다면, 저저항 절연막과 접촉하는 액티브층(119)층에 인가되는 문턱전압( $V_{th}$ )의 값이 달라지므로, 게이트전극(125)에 전압을 인가하였을 경우, 상기 액티브층(119)의 표면에 전류가 흐르지 않거나 과도하게 흐르는 불량을 유발할 수 있다.

다음으로, 상기 제 1 보호층(132)이 형성된 기판(100)의 전면에서 컬러수지, 유기블랙매트릭스(블랙수지), 아크릴(Acryl)계 수지로 구성된 저저항 절연물질 그룹 중 선택된 하나를 도포하여 저저항 절연막(134)을 형성하고 패터닝하여, 상기 데이터배선(115)과 박막트랜지스터(T)의 상부에 형성한다.

이때, 상기 컬러필터 수지를 사용할 경우에는 상부기판(미도시)에 컬러필터를 구성하지 않는 대신 화소 영역에 컬러필터 수지를 형성할 수도 있다.

다음으로, 도 3c에 도시한 바와 같이, 상기 저저항 절연막(134)이 형성된 기판(100)의 상부에 전술한 바와 같은 유기 절연물질을 도포하여, 제 2 보호층(136)을 형성한다.

상기 제 2 보호층(136)은 아크릴(Acryl)계 수지와 벤조사이클로부텐(BCB)과 사이클로 올레핀(Cyclo-olefine)계열의 수지와 같은 유기절연막을 두텁게 증착하여 형성한다.

다음으로, 상기 제 1 보호층(132)과 제 2 보호층(136)을 패터닝하여, 상기 드레인 전극(123)의 일부를 노출하는 콘택홀(127)을 형성한다.

다음으로, 상기 패터닝된 제 2 보호층(136)의 상부에 투명 도전성금속을 증착하고 패터닝하여, 상기 드레인 전극(123)과 접촉하는 화소전극(117)을 형성한다.

전술한 바와 같은 공정으로 본 발명에 따른 블랙매트릭스가 형성된 어레이기판을 제작할 수 있다.

전술한 바와 같은 구조는, 상부기판에 합착마진을 더한 별도의 블랙매트릭스를 구성할 필요가 없으므로, 액정패널의 개구율을 확보할 수 있는 구조이다.

그러나, 상기 저저항 절연막(134)과 하부 금속배선 사이에 기생용량이 발생할 수 있으며, 이는 화질을 저하하는 원인이 될 수 있다.

따라서, 전술한 제 1 예를 좀더 개선한 저저항막의 구조를 이하, 제 2 실시예에서 상세히 설명한다.

## - 실시예 2 -

본 발명의 제 2 실시예에는 상기 저저항 절연막을 하부기판에 구성하되 상기 저저항 절연막과 하부 금속배선을 전기적으로 연결하여 등전위를 형성하는 구조를 제안한다.

이하, 도 4a 내지 도 4c를 참조하여, 본 발명의 제 2 실시예에 따른 어레이기판 제조공정을 설명한다.

도 4a 내지 도 4c는 도 2의 III-III'를 따라 절단하여 공정순서에 따라 도시한 공정 단면도이다.(제 1 실시예의 평면도와 동일하므로 도 2를 참조한다.)

먼저, 도 4a에 도시한 바와 같이, 기판(100)상에 제 1 금속층을 형성하고 패터하여, 게이트배선(도 2의 113)과 게이트전극(125)을 형성한다. 이때, 상기 제 1 금속층은 알루미늄(Al), 알루미늄합금, 구리(Cu), 텅스텐(W), 몰리브덴(Mo), 크롬(Cr)으로 구성된 도전성 금속 그룹 중 하나를 선택하여 형성한다.

다음으로, 상기 게이트배선(113)이 구성된 기판(100)의 전면에 질화 실리콘( $\text{SiN}_x$ ) 또는 산화 실리콘( $\text{SiO}_2$ )을 증착하여 게이트 절연막(130)을 형성한다.

다음으로, 상기 게이트 전극(125)상부의 게이트 절연막(130)상에 순수 비정질 실리콘(a-Si:H)으로 형성한 액티브층(119)과 불순물 비정질 실리콘(n+ a-Si:H)으로 형성한 오믹콘택층(120)을 형성한다.

다음으로, 도 4b에 도시한 바와 같이, 상기 오믹콘택층(120)이 형성된 기판(100)의 전면에 제 2 금속층을 형성하고 패터하여, 상기 게이트배선(도 2의 113)과 교차하는 데이터배선(115)을 형성하고, 상기 데이터배선(115)에서 연장된 소스전극(121)과, 이와는 소정간격 이격된 드레인전극(123)을 형성한다.

다음으로, 상기 소스 및 드레인 전극(121, 123)이 형성된 기판(100)의 전면에 전술한 무기절연 물질 중 선택된 하나를 증착하고 패터하여, 상기 데이터배선(115)과 박막트랜지스터(T) 상부에만 제 1 보호층(132)을 형성한다.

즉, 제 2 보호층(136) 하부의 소스 및 드레인 전극(121, 123)의 일부(K1)를 노출하고, 상기 데이터배선의 측면(K2)을 노출한다.

다음으로, 상기 제 1 보호층(132)이 형성된 기판(100)의 전면에 컬러수지, 유기 블랙매트릭스, 아크릴계 수지로 구성된 저저항 절연물질 그룹 중 선택된 하나를 도포하여 저저항 절연막(134)을 형성한다.

이때, 상기 저저항 절연막(134)은, 상기 데이터배선(115)과 박막트랜지스터(T)의 상부에 구성하되, 상기 패터된 제 1 보호층(132) 사이로 노출된 데이터배선(100)과 박막트랜지스터(T)의 금속전극에 접촉하여 구성한다.

상기 컬러필터 수지를 저저항 절연막으로 사용할 경우에는 상부기판에 컬러필터를 구성하지 않는 대신 화소영역 전체에 컬러필터 수지를 형성할 수도 있다.

이때, 상기 데이터 배선(115)에서는, 상기 저저항 절연막(134)이 상기 데이터배선(115) 상부에 패터된 제 1 보호층(134)을 포함하여 상기 데이터배선(115)을 감싸는 구조로 형성한다.

이와 같이 하면 상기 저저항 절연막(134)과 하부의 금속배선이 접촉하여 등전위를 형성하는 구조가 되기 때문에, 상기 저저항 절연막(134)에 의해 발생할 수 있는 기생용량을 원천적으로 제거하는 구조임으로 화질이 저하되는 불량을 방지할 수 있다.

다음으로, 도 4c에 도시한 바와 같이, 상기 저저항 절연막(134)이 형성된 기판(100)의 상부에 전술한 바와 같은 절연물질을 도포하여 제 2 보호층(136)을 형성한다.

상기 제 2 보호층(136)은 아크릴(Acryl)계 수지(resin)와 벤조사이클로부텐(BCB)과 사이클로올레핀(Cyclo olefine) 계열의 수지와 같은 유기절연막을 두텁게 증착하여 형성한다.

다음으로, 상기 제 1 보호층(132)과 제 2 보호층(136)을 패터하여, 상기 드레인 전극(125)의 일부를 노출하는 콘택홀(127)을 형성한다.

다음으로, 상기 패터된 제 2 보호층(136)의 상부에 투명 도전성금속을 증착하고 패터하여, 상기 드레인 전극(123)과 접촉하는 화소전극(117)을 형성한다.

전술한 바와 같은 공정으로 본 발명의 제 2 실시예에 따른 어레이기판을 제작할 수 있다.

## 발명의 효과

따라서, 전술한 바와 같은 본 발명에 따른 블랙매트릭스 형성방법은 아래와 같은 효과가 있다.

첫째, 저저항 절연막인 블랙매트릭스를 하부기판에 직접 형성하여, 합착마진을 고려할 필요가 없기 때문

에 개구율을 개선하는 효과가 있다.

둘째, 상기 저저항 절연막을 하부의 금속배선과 연결하여 구성하기 때문에 상기 저저항 절연막과 하부 배선사이에 기생용량이 발생하지 않는다.

따라서, 크로스트크와 플리커 현상을 방지할 수 있기 때문에 화질이 저하되지 않는 효과가 있다.

### (57) 청구의 범위

#### 청구항 1

기판과;

상기 기판 상에 절연막을 개재하고, 수직으로 교차하여 화소영역을 정의하는 게이트배선 및 데이터배선과;

상기 게이트배선과 연결되는 게이트전극과, 상기 데이터배선과 연결되는 소스전극 및 드레인 전극과, 액티브층으로 구성된 박막트랜지스터와;

상기 박막트랜지스터와 데이터배선을 덮는 제 1 보호층과;

상기 데이터배선과 박막트랜지스터의 제 1 보호층 상부에 구성된 불투명 저저항 절연막과;

상기 저저항 절연막과, 제 1 보호층 상부에 구성된 제 2 보호층과;

상기 제 1 보호층과 제 2 보호층이 식각된 콘택홀과;

상기 콘택홀을 통해 상기 드레인 전극과 접촉하는 화소전극을 포함하는 액정표시장치용 어레이기판.

#### 청구항 2

제 1 항에 있어서,

상기 저저항 절연막은 컬러수지와 블랙수지와 아크릴계 수지와 사이클로 올레핀계 수지로 구성된 불투명 저저항 절연물질그룹 중 선택된 하나인 액정표시장치용 어레이기판.

#### 청구항 3

제 1 항에 있어서,

상기 제 1 보호층과 제 2 보호층은 무기절연물질 또는 유기절연물질로 구성된 액정표시장치용 어레이기판.

#### 청구항 4

제 1 항에 있어서,

상기 저저항 절연막은 상기 소스 및 드레인 전극과 데이터배선과 접촉하는 액정표시장치용 어레이기판.

#### 청구항 5

기판을 준비하는 단계와;

상기 기판 상에 절연막을 개재하여 수직으로 교차하여 화소영역을 정의하는 게이트배선 및 데이터배선을 형성하는 단계와;

상기 게이트배선과 연결되는 게이트전극과, 상기 데이터배선과 연결되는 소스전극 및 드레인 전극과, 액티브층으로 구성된 박막트랜지스터를 형성하는 단계와;

상기 박막트랜지스터와 데이터배선을 덮는 제 1 보호층을 형성하는 단계와;

상기 데이터배선과 박막트랜지스터의 제 1 보호층 상부에 불투명 저저항 절연막을 형성하는 단계와;

상기 저저항 절연막과, 제 1 보호층 상부에 제 2 보호층을 형성하는 단계와;

상기 제 1 보호층과 제 2 보호층의 일부를 식각하여 콘택홀을 형성하는 단계와;

상기 콘택홀을 통해 상기 드레인 전극과 접촉하는 화소전극을 형성하는 단계

를 포함하는 액정표시장치용 어레이기판 제조방법.

#### 청구항 6

제 5 항에 있어서,

상기 게이트배선과 데이터배선은 알루미늄, 알루미늄 합금, 구리, 텅스텐, 몰리브덴, 크롬으로 구성된 도전성 금속그룹 중 선택된 최소한 하나로 형성한 액정표시장치용 어레이기판 제조방법.

#### 청구항 7

제 6 항에 있어서,

상기 저저항 절연막은 칼러수지와 블랙수지와 아크릴계 수지와 사이클로 올레핀계 수지로 구성된 불투명 저저항 절연물질그룹 중 선택된 하나로 형성한 액정표시장치용 어레이기판 제조방법.

#### 청구항 8

제 6 항에 있어서,

상기 제 1 보호층과 제 2 보호층은 무기절연물질 또는 유기절연물질로 형성한 액정표시장치용 어레이기판 제조방법.

#### 청구항 9

제 6 항에 있어서,

상기 저저항 절연막은 상기 소스 및 드레인 전극과 데이터배선과 접촉하여 형성하는 액정표시장치용 어레이기판 제조방법.

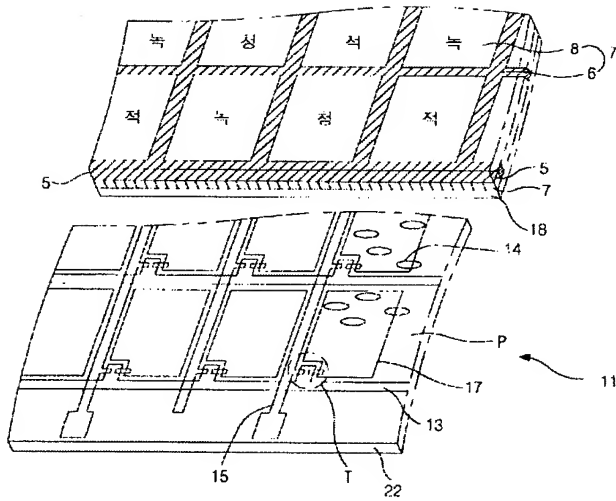
#### 청구항 10

제 6 항에 있어서,

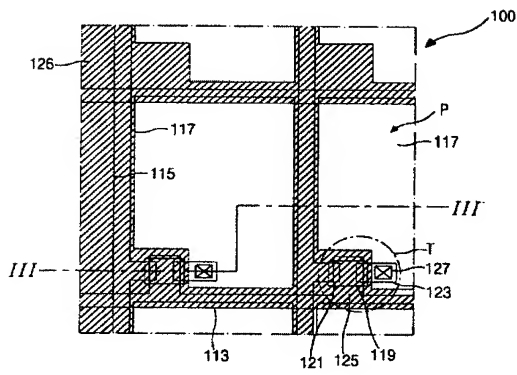
상기 화소전극은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)로 구성된 투명 도전성금속 그룹 중 선택된 하나인 액정표시장치용 어레이기판 제조방법.

도면

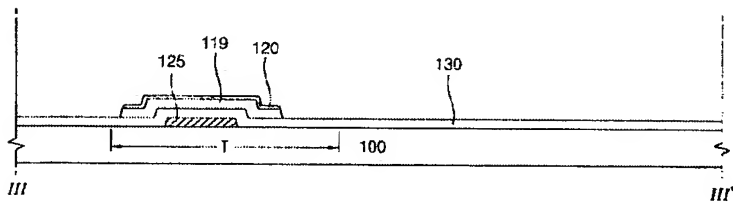
도면1



도면2

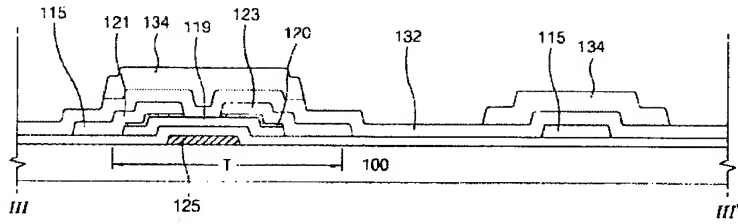


도면3a

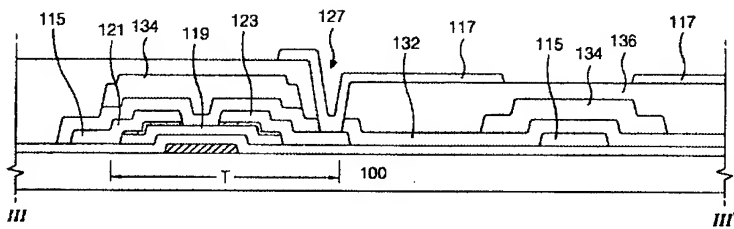




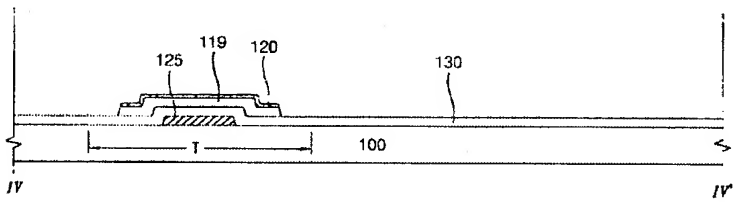
도면3b



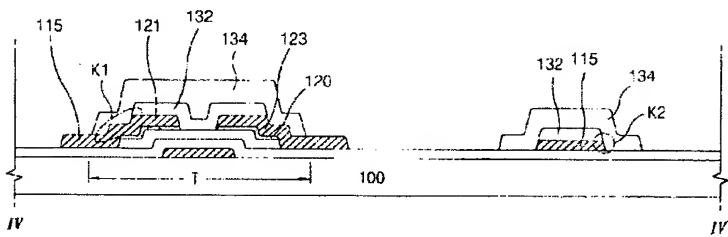
도면3c



도면4a



도면4b



도면 4c

